

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



2000年8月

LF412

低オフセット低ドリフト JFET 入力デュアルオペアンプ

概要

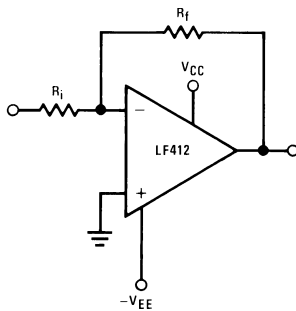
このデバイスは低価格、高速 JFET 入力のオペアンプで非常に低い入力オフセット電圧をもっており、入力オフセット電圧ドリフトは保証されています。また、低消費電流で利得帯域幅積及びスルーレートの高いデバイスです。更にその JFET 入力回路は高耐圧で両入力とも特性がそろっており、非常に低い入力バイアス電流ならびに入力オフセット電流が得られます。デュアルの LF412 は LM358 とピン・コンパチブルとなっており、現行の LM358 を使用した回路の総合特性を容易に向上させる事ができます。

このデバイスは、例えば高速積分器、高速 D/A コンバータ、サンプル&ホールド回路等の、低入力オフセット電圧及びドリフト、低入力バイアス電流、高入力インピーダンス、高スルーレート、及び広帯域幅を必要とするものなど、種々の応用ができます。

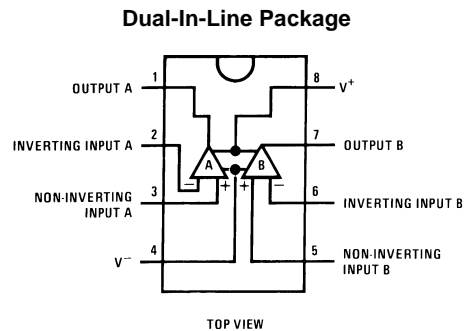
特長

オフセット電圧、内部調整済み	10mV(最大)
入力オフセット電圧ドリフト	10 μ V/ (最大)
低入力バイアス電流	50pA
低入力ノイズ電流	0.01 pA/ $\sqrt{\text{Hz}}$
広利得帯域幅	3MHz (最小)
高スルーレート	10V/ μ s (最小)
低消費電流	1.8mA/ アンプ当り
高入力インピーダンス	10 ¹²
低高周波歪	0.02%
低 1/f ノイズ・コーナ	50Hz
高速セトリング時間 (0.01%)	2 μ s

標準回路



ピン配置図



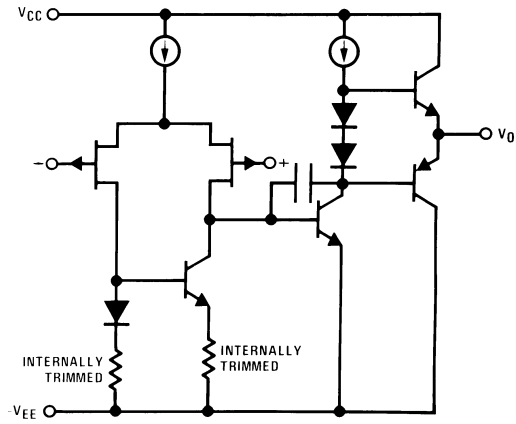
Order Number LF412ACN, LF412CN
See NS Package Number N08E

BI-FET II™ はナショナル セミコンダクター社の商標です。

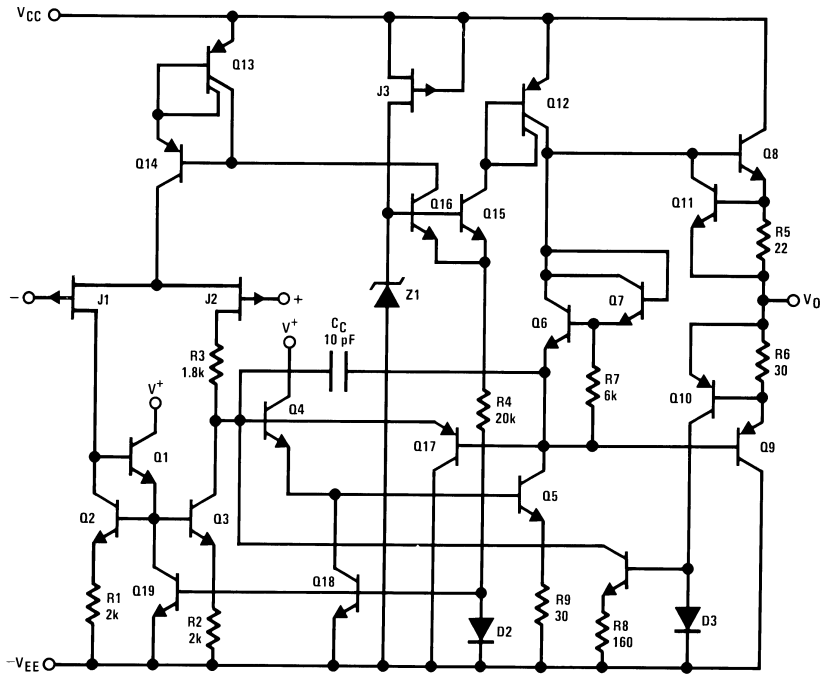
LF412 低オフセット低ドリフト JFET 入力デュアルオペアンプ

等価回路

1/2 Dual



Note 1: (省略)



絶対最大定格 (Note 2)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照下さい。

	LF412A	LF412	電力消費 (Note 12)	N パッケージ
電源電圧	± 22V	± 18V	$T_j \text{ max}$	670mW
差動入力電圧	± 38V	± 30V	I_{jA} (代表値)	115 /W
入力電圧範囲 (Note 3)	± 19V	± 15V	動作温度範囲	(Note 6)
出力短絡時間 (Note 4)	連続	連続	保存温度範囲	- 65 T_A 150
			リード温度 (ハンダ付け、10 秒)	260
			ESD 耐圧 (Note 13)	1700V

DC 電気的特性 (Note 7)

Symbol	Parameter	Conditions	LF412A			LF412			Units
			Min	Typ	Max	Min	Typ	Max	
V_{OS}	Input Offset Voltage	$R_S = 10 \text{ k}$, $T_A = 25$		0.5	1.0		1.0	3.0	mV
V_{OS} / T	Average TC of Input Offset Voltage	$R_S = 10 \text{ k}$ (Note 8)		7	10		7	20	$\mu\text{V}/$
I_{OS}	Input Offset Current	$V_S = \pm 15\text{V}$ (Note 7, 9)	$T_j = 25$	25	100		25	100	pA
			$T_j = 70$		2		2	nA	
			$T_j = 125$		25		25	nA	
I_B	Input Bias Current	$V_S = \pm 15\text{V}$ (Note 7, 9)	$T_j = 25$	50	200		50	200	pA
			$T_j = 70$		4		4	nA	
			$T_j = 125$		50		50	nA	
R_{IN}	Input Resistance	$T_j = 25$		10^{12}		10^{12}			
A_{VOL}	Large Signal Voltage Gain	$V_S = \pm 15\text{V}$, $V_O = \pm 10\text{V}$, $R_L = 2\text{k}$, $T_A = 25$	50	200		25	200		V/mV
		Over Temperature	25	200		15	200		V/mV
V_O	Output Voltage Swing	$V_S = \pm 15\text{V}$, $R_L = 10\text{k}$	± 12	± 13.5		± 12	± 13.5		V
V_{CM}	Input Common-Mode Voltage Range		± 16	+ 19.5		± 11	+ 14.5		V
				- 16.5			- 11.5		V
CMRR	Common-Mode Rejection Ratio	$R_S = 10\text{k}$	80	100		70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 10)	80	100		70	100		dB
I_S	Supply Current	$V_O = 0\text{V}$, $R_L =$		3.6	5.6		3.6	6.5	mA

Note 2: 「絶対最大定格」とはデバイスが損傷する可能性がある限界値のことです。「動作定格」とは、デバイスは機能するが、規定の性能限界値は保証されない条件のことです。

AC 電気的特性 (Note 7)

Symbol	Parameter	Conditions	LF412A			LF412			Units
			Min	Typ	Max	Min	Typ	Max	
	Amplifier to Amplifier Coupling	$T_A = 25$, $f = 1 \text{ Hz-20 kHz}$ (Input Referred)		- 120			- 120		dB
SR	Slew Rate	$V_S = \pm 15\text{V}$, $T_A = 25$	10	15		8	15		V/ μs
GBW	Gain-Bandwidth Product	$V_S = \pm 15\text{V}$, $T_A = 25$	3	4		2.7	4		MHz

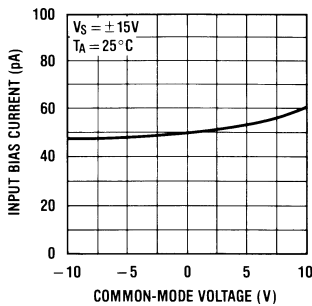
AC 電気的特性 (Note 7) (つづき)

Symbol	Parameter	Conditions	LF412A			LF412			Units
			Min	Typ	Max	Min	Typ	Max	
THD	Total Harmonic Dist	$A_V = +10, R_L = 10k,$ $V_O = 20 V_{p-p},$ $BW = 20 Hz-20 kHz$		0.02			0.02		%
e_n	Equivalent Input Noise Voltage	$T_A = 25, R_S = 100,$ $f = 1 kHz$		25			25		nV/\sqrt{Hz}
i_n	Equivalent Input Noise Current	$T_A = 25, f = 1 kHz$		0.01			0.01		pA/\sqrt{Hz}

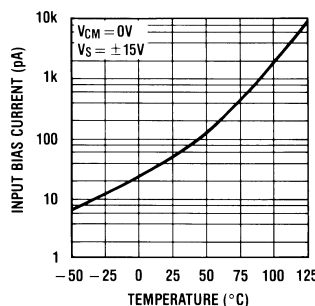
- Note 3:** 特記のない限り、絶対最大負入力電圧は印加されている負電源電圧と同一レベルになります。
- Note 4:** オペアンプ出力はどちらも連続的にグラウンドと短絡可能ですが、最高接合部温度を超過させないためにそれらの出力を同時に短絡してはいけません。
- Note 5:** (省略)
- Note 6:** 動作温度範囲 $0 \leq T_A \leq +70$ が適用されます。すべての場合において、最大定格温度は、デバイス内部の最大接合部温度 T_{jmax} によって制限されます。
- Note 7:** 特記のない限り、これらの規格は定格温度範囲をカバーするほか、LF412Aについては $V_S = \pm 20V$ 、LF412については $V_S = \pm 15V$ の場合に適用されます。また V_{OS} 、 I_B 、及び I_{OS} は $V_{CM} = 0$ において測定されるものとします。
- Note 8:** LF412A は本規格に従って全数検査されています。LF412 は少なくとも 85% が本規格を満足する様に抜き取り検査されています。
- Note 9:** 入力バイアス電流は接合部の漏れ電流であり、接合部温度 T_j が $10^\circ C$ 上昇する度に約 2 倍になります。生産時には試験時間が限られているために測定された入力バイアス電流は接合部温度に対する換算値になっています。通常動作時でも接合部温度は内部電力損失 P_D によって周囲温度より上昇しています。接合部から周囲大気への熱抵抗を θ_{JA} とすると、 $T_j = T_A + \theta_{JA} \cdot P_D$ となるので、入力バイアス電流を最低に抑えるためには放熱器の使用を推奨します。
- Note 10:** 電源電圧除去比は一般慣習に従い、 \pm 両電源電圧を同時に上昇または下降させて測定します。 $V_S = \pm 6V \sim \pm 15V$ です。
- Note 11:** (省略)
- Note 12:** 最大電力消費はそのパッケージの特性により規定されており、最大電力消費近辺でデバイスを動作させると保証値外でデバイスを動作させる原因となります。
- Note 13:** 人体モデルに基づき、 $1.5k\Omega$ の抵抗と $100pF$ のコンデンサを直列に接続した回路を使用します。

代表的な性能特性

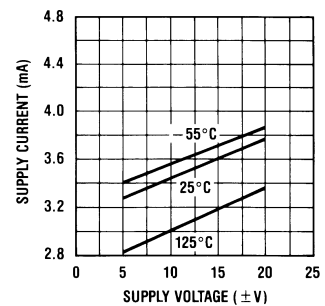
Input Bias Current



Input Bias Current

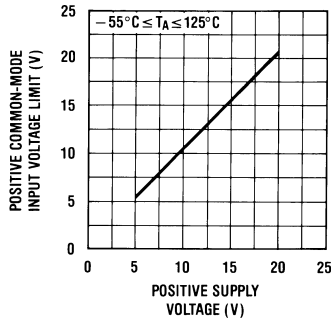


Supply Current

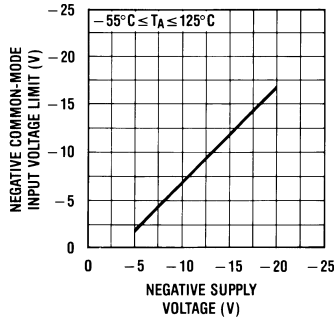


代表的な性能特性 (つづき)

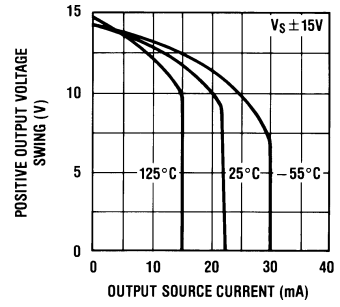
Positive Common-Mode Input Voltage Limit



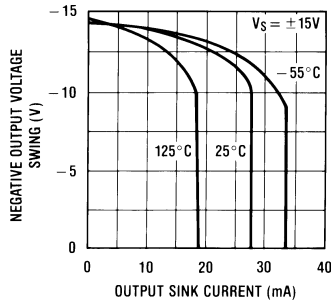
Negative Common-Mode Input Voltage Limit



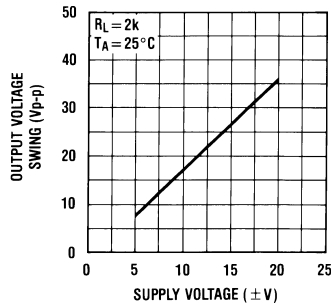
Positive Current Limit



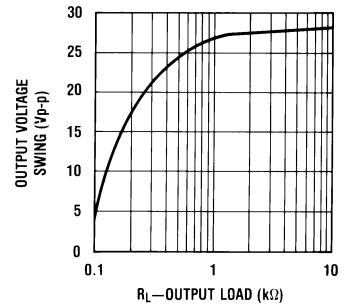
Negative Current Limit



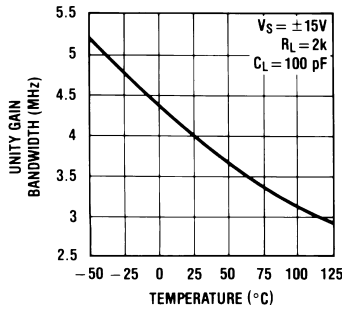
Output Voltage Swing



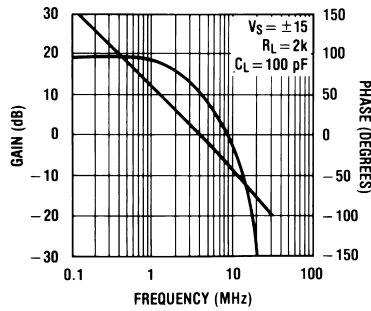
Output Voltage Swing



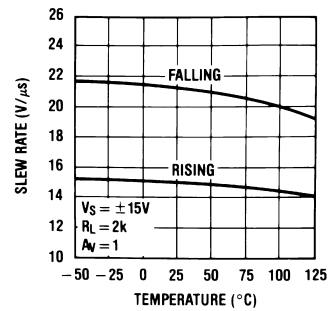
Gain Bandwidth



Bode Plot

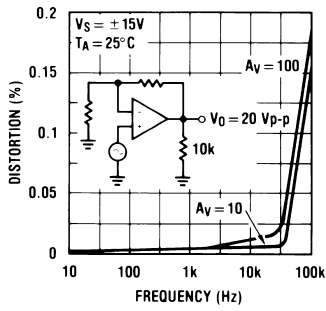


Slew Rate

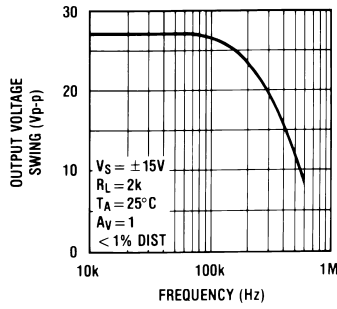


代表的な性能特性 (つづき)

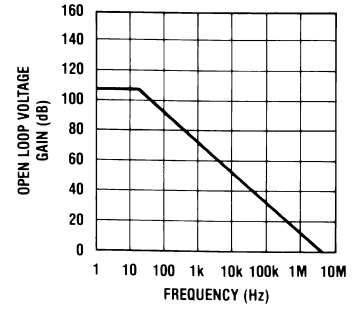
Distortion vs Frequency



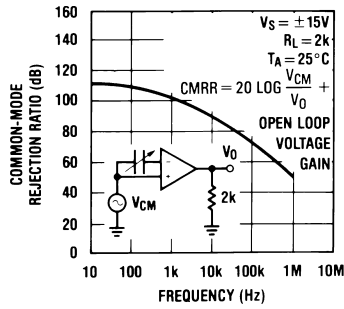
Undistorted Output Voltage Swing



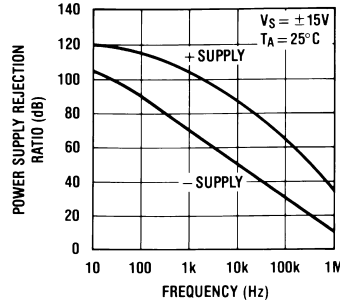
Open Loop Frequency Response



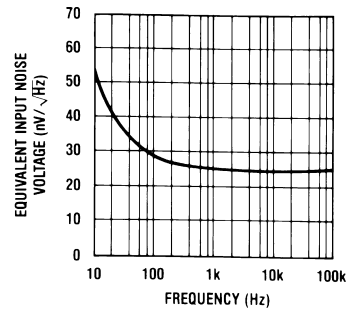
Common-Mode Rejection Ratio



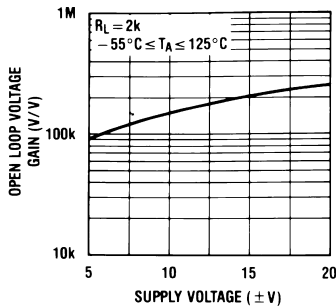
Power Supply Rejection Ratio



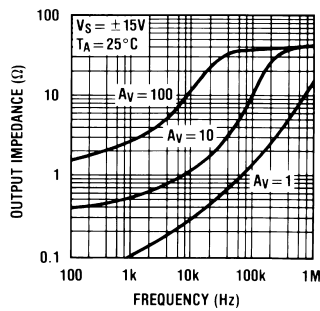
Equivalent Input Noise Voltage



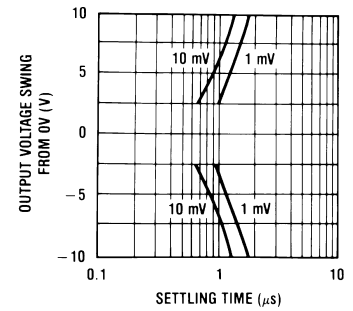
Open Loop Voltage Gain



Output Impedance

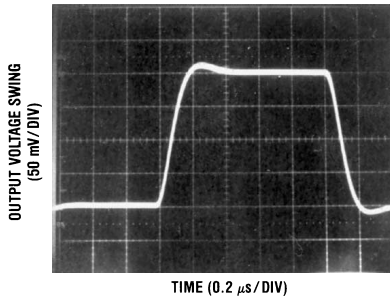


Inverter Settling Time

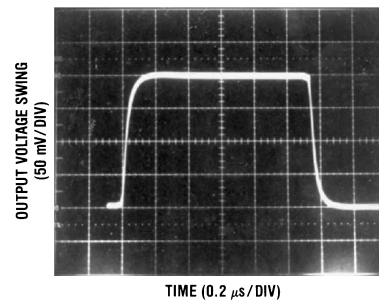


Pulse Response $R_L = 2k$ 、 $C_L = 10pF$

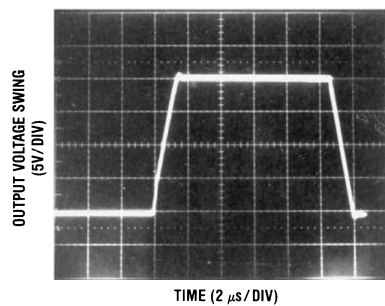
Small Signal Inverting



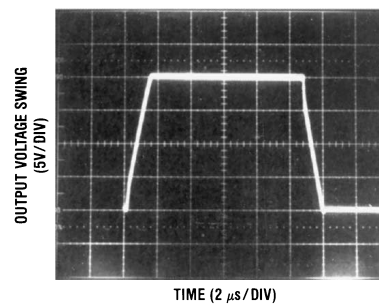
Small Signal Non-Inverting



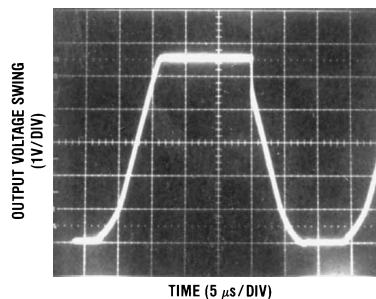
Large Signal Inverting



Large Signal Non-Inverting



Current Limit ($R_L = 100 \Omega$)



アプリケーション・ヒント

LF412は、入力オフセット電圧が内部調整済みとなっている JFET 入力のデュアルオペアンプです。(BI-FET II™ 技術)。デバイス内の各 JFET は、ゲート~ソース間及びゲート~ドレイン間の逆方向降伏電圧が大きく、入力クランプの必要が無いようになっています。従って、入力電流を増加させずに大差動入力電圧を印加する事が可能となっています。この最大差動入力電圧は、また、電源電圧とは無関係となっていますが、入力電圧は、いずれも負の電源電圧を超えてはいけません。この場合には、大電流が流れ、デバイスを焼損してしまうからです。

また、どちらか一方の入力に負同相電圧の限界値を超える負電圧が印加されると、この段の出力の位相は反転し、オペアンプ出力はそれに対応して High または Low となってしまいます。

更に、両入力にともに負同相電圧の限界値を超える負電圧が与えられると、オペアンプ出力は High となってしまいます。上記いずれの場合でも、入力電圧を同相電圧範囲内に戻せば正常動作に復帰してくるので、ラッチ・アップが発生することはありません。

ある一方の入力に正の同相電圧限界値を超える正電圧が加わっても出力位相は変化しませんが、両入力にともにこの電圧が印加されると、オペアンプ出力は強制的に High となってしまいます。

このオペアンプでは、同相電圧入力として正電源電圧に等しい値を印加できますが、この場合には利得帯域幅積ならびにスルーレートがそれぞれ低下してしまいます。また、負の同相入力電圧が負電源電圧の 3V 以内にまでスイングする場合には、入力オフセット電圧が増加します。

アプリケーション・ヒント(つづき)

デバイス内の各オペアンプは、それぞれ、ツェナー・ダイオードによって基準バイアスが与えられているので、 $\pm 6.0V$ でも正常な動作を可能としています。但し、電源電圧がこの値以下の場合には、利得帯域幅ならびにスルーレイトが低下します。この LF412 では、定格温度範囲内で、 $2k\Omega$ 負荷抵抗を $\pm 10V$ で駆動する事が可能です。ただし、大負荷電流での駆動時には、どうしても負入力電圧振幅によって入力オフセット電圧が増加してしまい、最終的には出力での正負電圧振幅でアクティブ電流制限の領域に入ります。

注意しておかなければならないのは、IC 上での電源電圧の逆接続ならびにデバイスのソケット逆挿入等であって、もしこれらを誤まるとデバイス内のダイオード類が順方向にバイアスされ無制限にサージ電流が流れてしまい、ついにはデバイス内部導体が焼失し破壊に至ってしまうからです。

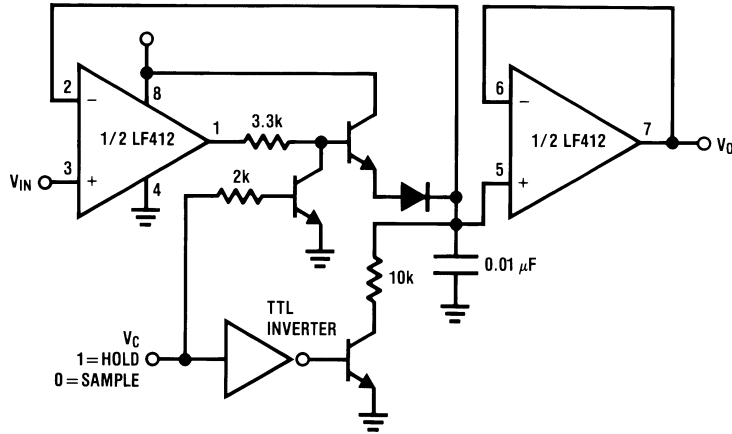
他のほとんどのオペアンプの場合と同様に、安定度向上のため、配線、部品配置及び電源のデカップリング等に注意する必要があります。

例えば、出力から入力に接続される抵抗類はできるだけデバイス本体に近い位置に配置するようにし、不要信号の“ピク・アップ”を防止し、更には、入力及びグラウンド間容量を減じてフィードバック・ポール周波数を可能な限り高くする必要があります。

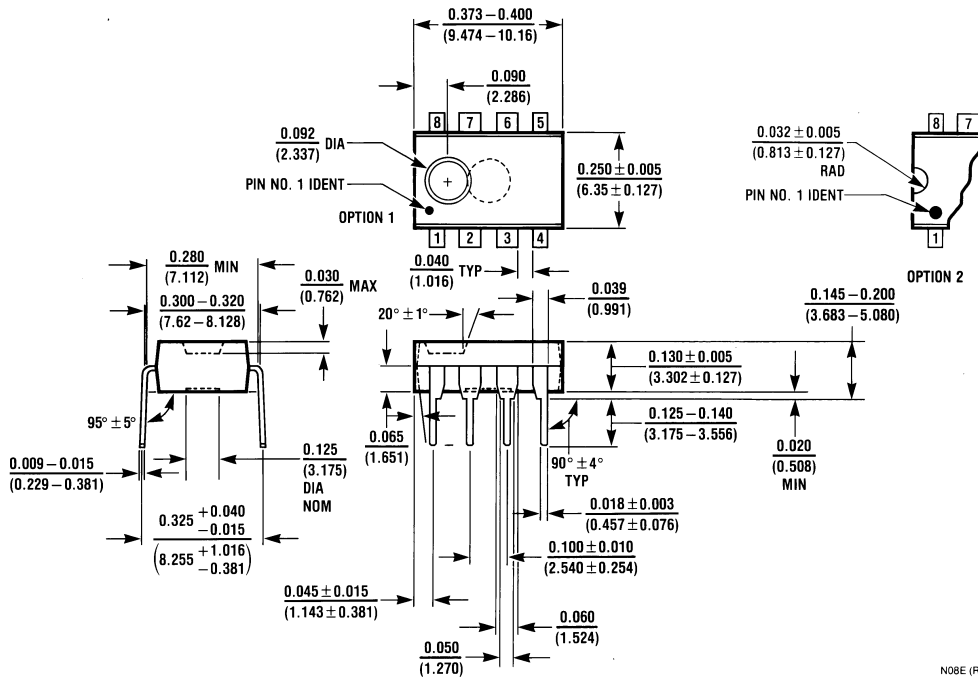
このフィードバック・ポールは、オペアンプ帰還回路が抵抗性である時には、どうしても発生してしまいます。デバイス入力(通常は反転入力端子)端子での対交流グラウンド容量ならびに入力並列抵抗が、このポール周波数を決定します。多くの場合、このポール周波数は閉ループ利得が $3dB$ 低下する周波数より高くなっているため、安定性余裕度上、これを無視できます。ただし、このフィードバック・ポールが予想の $3dB$ 周波数よりおよそ 6 倍以内となっている時には、オペアンプ出力から入力に対し、進相用のコンデンサを追加する必要があります。このコンデンサは、それと並列に接続される抵抗との RC 時定数がフィードバック・ポール時定数の値より大きいか、または、同一値となる様な値に、選定しなければなりません。

代表的なアプリケーション

Single Supply Sample and Hold



外形寸法図 特記のない限り inches (millimeters)



Dual-In-Line Package (N)
Order Number LF412ACN or LF412CN
NS Package Number N08E

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

<http://www.national.com/JPN/>

その他のお問い合わせはフリーダイヤルをご利用下さい。

 **0120-666-116**